

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 03-286541
 (43)Date of publication of application : 17.12.1991

H01L 21/60

(51)Int.Cl.

(21)Application number : 02-088754
 (22)Date of filing : 03.04.1990

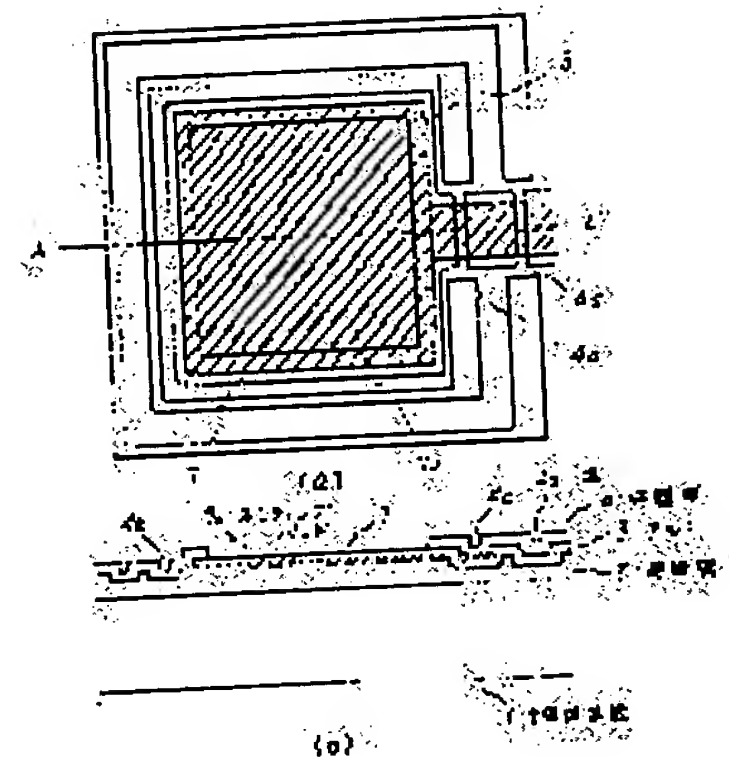
(71)Applicant : NEC CORP
 (72)Inventor : KURATA KATSUMASA

(54) SEMICONDUCTOR DEVICE

(57)Abstract:

PURPOSE: To prevent deterioration of humidity resistance due to cracks by forming an insulation film, aluminum, and a protection film on a semiconductor substrate in this order, forming a bonding pad by exposing alumina at the lower layer by eliminating one part of the protection film, and surrounding entire periphery of the bonding pad with a groove on the protection film.

CONSTITUTION: An insulation film 2 is on a semiconductor substrate 1 and an alumina 3 and a protection film 4 are on it. A part where the alumina 3 is exposed is a bonding region 7. A bonding pad 7a at the bonding region 7 is rectangular and a rectangular groove 4a is formed at the surrounding protection film 7. In this case, since the protection film 4 has a sectional structure such as bellows, stress on bonding is dispersed without being concentrated at one part, thus preventing cracks from being produced easily.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A)

平3-286541

⑬ Int. Cl.⁵
H 01 L 21/60

識別記号
3 0 1 P

庁内整理番号
6918-4M

⑭ 公開 平成3年(1991)12月17日

審査請求 未請求 請求項の数 2 (全3頁)

⑮ 発明の名称 半導体装置

⑯ 特 願 平2-88754

⑰ 出 願 平2(1990)4月3日

⑱ 発 明 者 倉 田 勝 正
⑲ 出 願 人 日本電気株式会社
⑳ 代 理 人 弁理士 菅 野 中

東京都港区芝5丁目7番1号 日本電気株式会社内
東京都港区芝5丁目7番1号

明 細 書

1. 発明の名称

半導体装置

2. 特許請求の範囲

(1) 半導体基板と、絶縁膜と、アルミと、保護膜とを有する半導体装置であって、

半導体基板上に、絶縁膜と、アルミと、保護膜とが順に積層され、保護膜の一部を除去してその下層のアルミを露出させてボンディングパッドが形成されており、

さらに、ボンディングパッドの全周囲を、保護膜上に設けた溝により囲んだことを特徴とする半導体装置。

(2) 半導体基板と、絶縁膜と、アルミと、保護膜とを有する半導体装置であって、

半導体基板上に、絶縁膜と、アルミと、保護膜とが順に積層され、保護膜の一部を除去してその下層のアルミを露出させてボンディングパッドが形成されており、

さらに、ボンディングパッドの周囲を、保護膜

上に設けた溝により部分的に囲んだことを特徴とする半導体装置。

3. 発明の詳細な説明

〔産業上の利用分野〕

本発明は半導体装置、特に、そのパッド構造に関する。

〔従来の技術〕

従来、半導体装置において用いられているパッドの構造は第3図(a)、(b)に示すように、半導体基板1上に絶縁膜2があり、その上にアルミ3と保護膜4とがある。ボンディング領域7では保護膜4は除去されている。絶縁膜2は通常シリコン酸化膜が用いられる。また、保護膜4はシリコン酸化膜やシリコン窒化膜、またはシリコン酸化膜とシリコン窒化膜の混合膜のようなものが用いられる。

従って、これらの保護膜は硬く、曲げに対する応力に対して弱いものである。

〔発明が解決しようとする課題〕

従来、このパッド構造においては、第3図(a)

に破線で示すボンディング部分6が中心からずれて保護膜4上にかかった場合、ボンディング時の応力により保護膜4にひび割れ5が生じる確率が高くなる。このようなひび割れ5が生じた場合、ひび割れた場所から水分等が浸入し、アルミ溶けが生じる。アルミ溶けにより断線に至ると、動作不良となり、極めて重大な問題となる。

このように保護膜のひび割れにより耐湿性が劣化するという問題があった。

本発明の目的は前記課題を解決した半導体装置を提供することにある。

〔課題を解決するための手段〕

前記目的を達成するため、本発明に係る半導体装置においては、半導体基板と、絶縁膜と、アルミと、保護膜とを有する半導体装置であって、

半導体基板上に、絶縁膜と、アルミと、保護膜とが順に積層され、保護膜の一部を除去してその下層のアルミを露出させてボンディングパッドが形成されており、

さらに、ボンディングパッドの全周囲を、保護

が作られている。この実施例の場合には保護膜4が蛇腹のような断面構造になっているため、ボンディング時の応力が保護膜4の一部分に集中することなく分散されるので、ひび割れが生じにくくなる。

〔実施例2〕

第2図(a)は本発明の実施例2を示す平面図、第2図(b)は第2図(a)のA-A'断面図である。

図において、半導体基板1上に絶縁膜2があり、その上にアルミ3と保護膜4がある。アルミ3が露出している部分がボンディング領域7である。ボンディング領域7のボンディングパッド7aは円形であるので、保護膜4上の溝4aはリング状となる。従って、溝4aの部分に加わる応力は実施例1の矩形状のものとは異なり、溝4aの位置による応力の差は軽減される。

尚、実施例では、ボンディングパッド7aの全周囲を保護膜4の溝4aにより囲んだ場合について説明したが、部分的に囲んでも同様の効果が得られる。

膜上に設けた溝により囲んだものである。

また、本発明に係る半導体装置においては、半導体基板と、絶縁膜と、アルミと、保護膜とを有する半導体装置であって、

半導体基板上に、絶縁膜と、アルミと、保護膜とが順に積層され、保護膜の一部を除去してその下層のアルミを露出させてボンディングパッドが形成されており、

さらに、ボンディングパッドの周囲を、保護膜上に設けた溝により部分的に囲んだものである。

〔実施例〕

次に本発明について図面を参照して説明する。

〔実施例1〕

第1図(a)は本発明の実施例1を示す平面図、第1図(b)は第1図(a)のA-A'断面図である。図において、半導体基板1上に絶縁膜2があり、その上にアルミ3と保護膜4がある。アルミ3が露出している部分がボンディング領域7である。ボンディング領域7のボンディングパッド7aは矩形であり、その周囲の保護膜4に矩形の溝4a

〔発明の効果〕

以上説明したように本発明はパッドの周囲の保護膜に溝を設けることにより、ボンディング時に保護膜に加わる応力を分散でき、ひび割れを生じにくくすることが可能となり、従って、ひび割れによる耐湿性の劣化を防ぐことができる。また、従来ひび割れの問題でパッドサイズの縮小化が見送られていたが、本発明によりパッドサイズの縮小化も可能となり、半導体チップの縮小化を実現できる効果を有する。

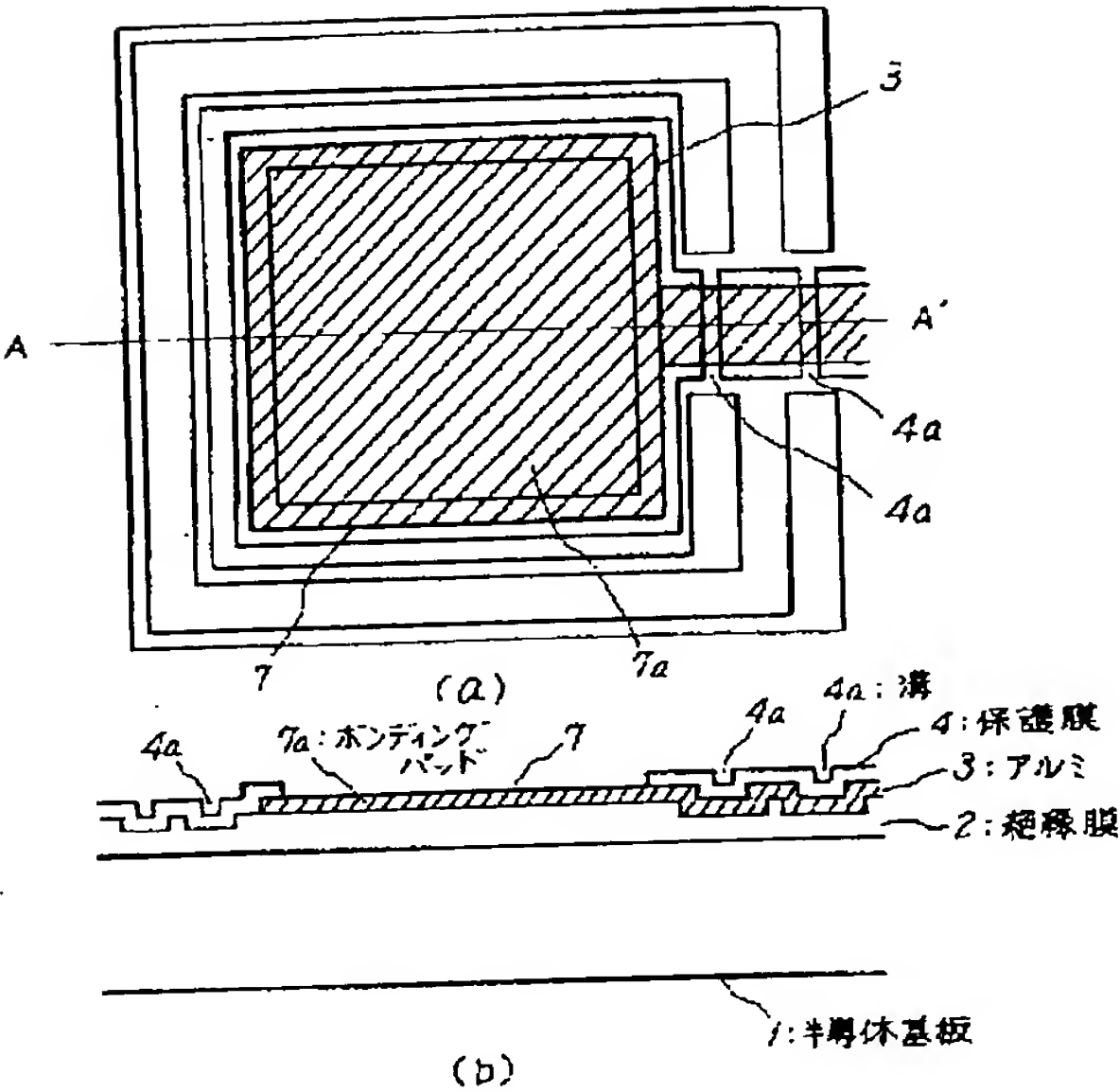
4. 図面の簡単な説明

第1図(a)は本発明の実施例1を示す平面図、第1図(b)は第1図(a)のA-A'線断面図、第2図は本発明の実施例2を示す断面図、第2図(b)は第2図(a)のA-A'線断面図、第3図(a)は従来例を示す平面図、第3図(b)は第3図(a)のA-A'線断面図である。

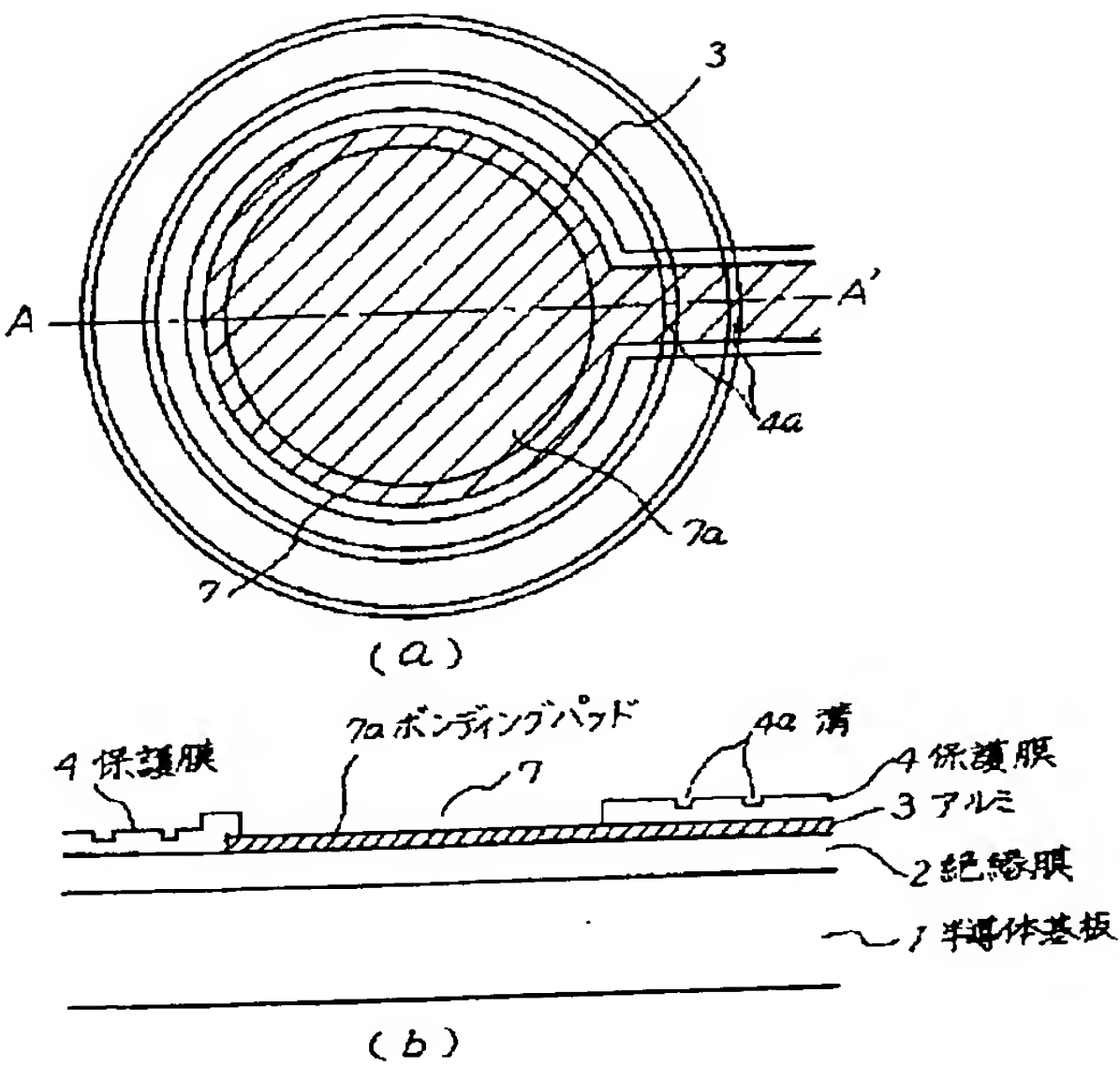
- | | |
|---------|------------|
| 1…半導体基板 | 2…絶縁膜 |
| 3…アルミ | 4…保護膜 |
| 4a…溝 | 7…ボンディング領域 |

7a…ボンディングパッド

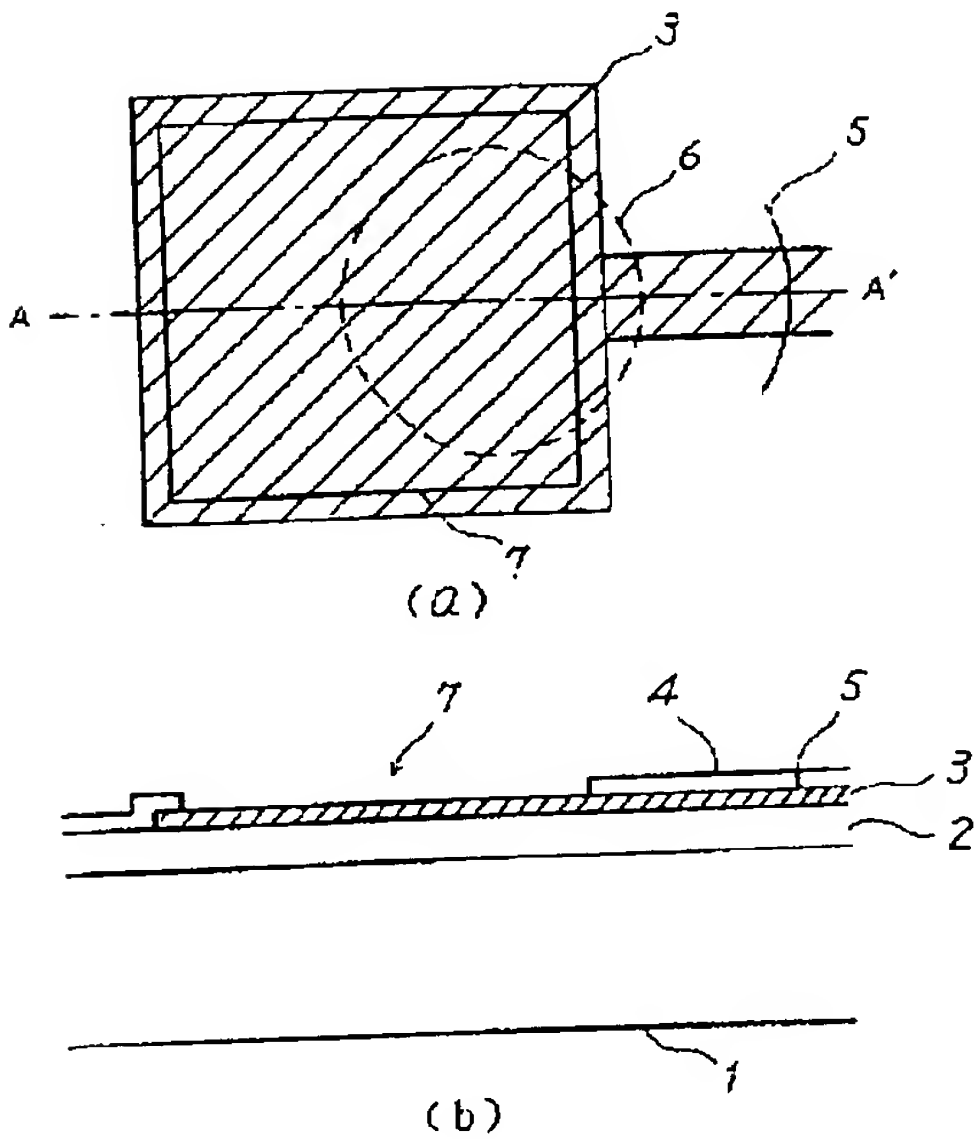
特許出願人 日本電気株式会社
代理人 弁理士 菅野 中



第 1 図



第 2 図



第 3 図